

(12) DEMANDE INTERNATIONALE PUBLIÉE EN VERTU DU TRAITÉ DE COOPÉRATION
EN MATIÈRE DE BREVETS (PCT)

(19) Organisation Mondiale de la Propriété
Intellectuelle
Bureau international



(43) Date de la publication internationale
1 mars 2001 (01.03.2001)

PCT

(10) Numéro de publication internationale
WO 01/15218 A1

(51) Classification internationale des brevets:
H01L 21/762, 21/306

(71) Déposant (pour tous les États désignés sauf US):
S.O.I.TEC SILICON ON INSULATOR TECHNOLOGIES [FR/FR]; Parc Technologique des Fontaines, F-38190 Bernin (FR).

(21) Numéro de la demande internationale:
PCT/FR00/02331

(22) Date de dépôt international: 17 août 2000 (17.08.2000)

(72) Inventeurs; et

(75) Inventeurs/Déposants (pour US seulement): **BARGE, Thierry** [FR/FR]; 38, rue Félix Esclangon, F-38000 Grenoble (FR). **GHYSELEN, Bruno** [FR/FR]; 58, rue Georges Maeder, F-38170 Seyssinet (FR). **IWAMATSU, Toshiaki** [JP/JP]; 1-6-202, Chyokouji-Mimami, Toyonakam, Osaka 560-0874 (JP). **NARUOKA, Hideki** [JP/JP]; 2-1, Andouji-Cyou, Itani, Hyogo 664-0864 (JP). **FURIHATA, Junichiro** [JP/JP]; 3-12-37, Isobe, Annaka-shi, Gunma-ken 379-0196 (JP). **MITANI, Kiyoshi** [JP/JP];

(25) Langue de dépôt: français

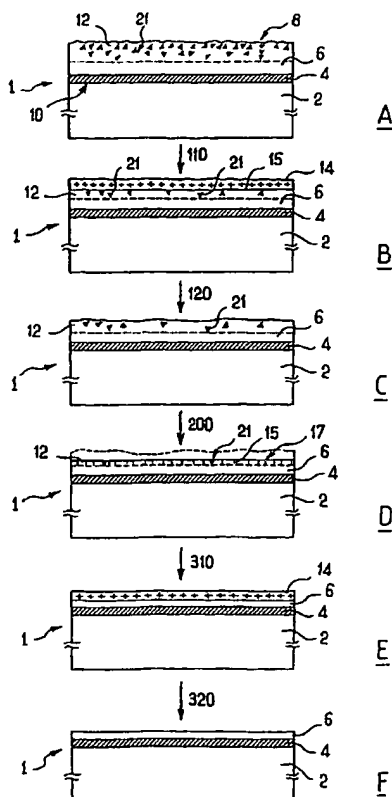
(26) Langue de publication: français

(30) Données relatives à la priorité:
99/10668 20 août 1999 (20.08.1999) FR

[Suite sur la page suivante]

(54) Title: METHOD FOR TREATING SUBSTRATES FOR MICROELECTRONICS AND SUBSTRATES OBTAINED BY SAID METHOD

(54) Titre: PROCEDE DE TRAITEMENT DE SUBSTRATS POUR LA MICRO-ELECTRONIQUE ET SUBSTRATS OBTENUS PAR CE PROCEDE



(57) Abstract: The invention relates to a method for treating substrates (1) for microelectronics or opto-electronics, comprising a useful layer (6) which is at least partially composed of an oxidable material on at least one of the surfaces thereof. The inventive method consists of a first sacrificial oxidation phase whereby a certain thickness of the material making up the useful layer (6) can be removed from the surface of each substrate (1); a phase (200) in which the surface which underwent the first stage of sacrificial oxidation is polished; and a third sacrificial oxidation phase whereby material making up the useful layer (6) is removed once more from the polished surface (17).

(57) Abrégé: L'invention concerne un procédé de traitement de substrats (1) pour la micro-électronique ou l'opto-électronique, comportant une couche utile (6) au moins en partie composée d'un matériau oxydable, sur au moins une de leurs faces, ce procédé comprenant: une première étape d'oxydation sacrificielle pour retirer du matériau constitutif de la couche utile (6), sur une certaine épaisseur en surface de chaque substrat (1), une étape de polissage (200) de la face ayant subi la première étape d'oxydation sacrificielle, et une deuxième étape d'oxydation sacrificielle pour retirer encore du matériau constitutif de la couche utile (6), sur la face polie (17).

WO 01/15218 A1



926-13, Yawata-cho, Takasaki-shi, Gunma-ken 370-0884 (JP).

Publiée:

— Avec rapport de recherche internationale.

(74) Mandataires: **MARTIN, Jean-Jacques** etc.; Cabinet Regimbeau, 26, avenue Kléber, F-75116 Paris (FR).

(81) États désignés (*national*): JP, KR, SG, US.

(84) États désignés (*régional*): brevet européen (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).

En ce qui concerne les codes à deux lettres et autres abréviations, se référer aux "Notes explicatives relatives aux codes et abréviations" figurant au début de chaque numéro ordinaire de la Gazette du PCT.

PROCEDE DE TRAITEMENT DE SUBSTRATS POUR LA MICRO-ELECTRONIQUE ET SUBSTRATS OBTENUS PAR CE PROCEDE.

L'invention concerne le domaine des procédés de traitement de substrats destinés à la fabrication de composants pour la micro-électronique et/ou pour l'optoélectronique. L'invention porte également sur les substrats obtenus par ce procédé.

Plus précisément, l'invention concerne le domaine des procédés de traitement de substrats entièrement semi-conducteurs (par exemple de silicium) ou entièrement isolants (par exemple de quartz), ou bien encore constitués d'un empilement de couches semi-conductrices ou isolantes. Il peut s'agir de substrats sur lesquels est déposée une couche (par exemple épitaxiale), ou encore de substrats comprenant des structures non homogènes, tels que des substrats comprenant des composants ou des parties de composants à des niveaux plus ou moins avancés de leur élaboration.

Il existe sur une certaine profondeur à partir de la surface d'au moins une face de ces substrats, une couche de matériau qui entre, au moins en partie, dans la constitution des composants réalisés sur cette face. Pour la suite, cette couche sera désignée par l'expression « couche utile ».

La qualité de cette couche utile, et en particulier celle de sa surface, par exemple en terme de rugosité, conditionne celle des composants.

De constantes recherches sont effectuées pour améliorer la qualité de cette couche utile. Le document WO99/53528, par exemple, propose un procédé de polissage par lequel la surface de la couche utile est polie avec un rouleau dont l'axe de rotation est parallèle à cette surface. Cependant, un polissage engendre des défauts, tels que des défauts d'écrouissage, dans la couche de matériau sous jacente à la surface polie.

Un but de l'invention est d'améliorer la qualité de cette couche utile tant en terme de rugosité, qu'en terme de concentration de défauts.

Ce but est atteint, selon l'invention, grâce à un procédé de traitement de substrats pour la micro-électronique ou l'opto-électronique, comportant une couche utile au moins en partie composée d'un matériau oxydable, sur au moins une de leurs faces, ce procédé comprenant :

- une première étape d'oxydation sacrificielle pour retirer du matériau constitutif de la couche utile, sur une certaine épaisseur en surface de chaque substrat,

- une étape de polissage de la face ayant subi la première étape d'oxydation sacrificielle, et

- une deuxième étape d'oxydation sacrificielle pour retirer encore du matériau constitutif de la couche utile, sur la face polie.

Lorsqu'il existe, sur une certaine épaisseur à partir de la surface d'un substrat dont la rugosité n'est pas satisfaisante, une couche de matériau comportant des défauts, la première étape d'oxydation sacrificielle permet de retirer une certaine épaisseur de cette couche comportant des défauts.

Mais cette première étape d'oxydation sacrificielle, qui n'aboutit pas nécessairement au retrait total de la couche comportant des défauts, ne permet généralement pas non plus de réduire de manière suffisante, la rugosité de la surface l'ayant subie. La première étape d'oxydation sacrificielle est alors utilement complétée d'une étape de polissage permettant d'obtenir la rugosité souhaitée.

La deuxième étape d'oxydation sacrificielle permet ensuite, de manière analogue à la première, d'ôter en particulier la couche dans laquelle l'étape de polissage a introduit des défauts et/ou le reste de la couche comportant des défauts. Cependant, partant cette fois-ci d'une surface polie, la rugosité de la face du substrat, après la deuxième étape d'oxydation sacrificielle, est satisfaisante et compatible avec l'utilisation de la couche utile dans des applications en micro- ou opto-électronique.

La couche dans laquelle se trouve la majorité des défauts générés par le polissage est généralement d'une épaisseur supérieure à 100 Å. Avantagusement alors, on retirera, grâce à la deuxième étape d'oxydation sacrificielle, une couche de matériau sur une épaisseur comprise entre 400 Å et 1000 Å.

On comprend donc que l'invention consiste en une combinaison d'étapes d'oxydation sacrificielle et de polissage. Chacune de ces étapes participe au retrait de la partie de la couche utile comportant une concentration de défauts trop importante, la deuxième étape d'oxydation

sacrificielle participant éventuellement plus spécifiquement à la guérison des défauts générés par l'étape de polissage.

Ce procédé est plus avantageux qu'un polissage seul. Ainsi, comme indiqué plus haut, la deuxième étape d'oxydation sacrificielle permet d'ôter la zone dans laquelle le polissage a introduit des défauts. Mais de plus, elle permet de limiter d'autres effets néfastes du polissage. En effet, si l'on part d'une couche de défauts relativement épaisse, il faut un long polissage pour l'ôter. Or un long polissage abouti généralement à un manque d'uniformité en épaisseur. Cet inconvénient est d'autant plus critique que l'épaisseur de matériau à enlever est importante et donc que l'étape de polissage est longue. C'est le cas notamment lorsque l'épaisseur à retirer atteint 150 à 200 nm. En outre, de longs polissages ralentissent l'exécution du procédé et induisent une baisse de productivité. La première étape d'oxydation sacrificielle, permet d'éviter ces inconvénients en limitant le polissage essentiellement à ce qui est nécessaire pour réduire la rugosité, puisque cette première étape d'oxydation sacrificielle a contribué de manière non négligeable à retirer la partie de la couche utile comportant une forte concentration de défauts. De plus en réduisant le polissage nécessaire, les défauts engendrés par celui-ci peuvent être développés à moins grande échelle.

Le procédé conforme à la présente invention permet donc, par une combinaison particulière d'étapes consistant à retirer du matériau par oxydation sacrificielle et par polissage, d'obtenir une couche utile de qualité améliorée, c'est à dire dont la concentration en défauts est réduite, et ayant en outre une rugosité de surface optimisée. Ceci tout en conservant une épaisseur de substrat uniforme, et un rendement optimal.

Le procédé selon l'invention est avantageusement mis en oeuvre pour améliorer la qualité d'une couche utile en matériau oxydable, tel que du silicium.

Dans ce cas, la première étape d'oxydation sacrificielle comprend une étape d'oxydation du matériau oxydable, sur au moins une partie de l'épaisseur de ce matériau comportant des défauts, et une étape de désoxydation du matériau ainsi oxydé.

Avantageusement, la deuxième étape d'oxydation sacrificielle comprend une étape d'oxydation du matériau oxydable, sur une certaine épaisseur de matériau dans lequel l'étape de polissage a introduit des défauts, et une étape de désoxydation du matériau ainsi oxydé.

- 5 Avantageusement alors, le procédé selon l'invention comprend en outre, avant et/ou après l'étape de polissage, une étape de recuit du substrat.

Si une étape de recuit du substrat est réalisée avant l'étape de polissage, l'étape d'oxydation de la première étape d'oxydation sacrificielle
10 est avantageusement apte à former, avant la fin de cette étape de recuit, une couche d'oxyde protégeant le reste du substrat pendant au moins une partie du recuit. Dans ce cas, la couche d'oxyde protège le reste du substrat de certains effets nuisibles du recuit, tel que le phénomène de piquage, aussi appelé « pitting », observé à la surface de certains semi-conducteurs
15 lorsque ceux-ci sont recuits sous atmosphère non oxydante (azote, argon, vide, etc.). Ce phénomène de piquage se produit dans le cas du silicium en particulier lorsque celui-ci est à nu, c'est à dire lorsqu'il n'est pas du tout recouvert d'oxyde.

Mais réciproquement, le recuit permet de guérir les défauts
20 occasionnés par l'oxydation.

Si une étape de recuit du substrat est réalisée après l'étape de polissage, l'étape d'oxydation de la deuxième étape d'oxydation sacrificielle est avantageusement apte à former avant la fin de cette étape de recuit, une couche d'oxyde protégeant le reste du substrat de la même manière
25 que ce qui a été décrit pour la première oxydation sacrificielle.

Le procédé selon l'invention est aussi avantageusement mis en œuvre pour améliorer la qualité d'une couche utile en matériau peu oxydable. Dans la suite et en particulier dans les revendications, on utilisera indifféremment le qualificatif oxydable, que le matériau dit oxydable soit
30 facilement oxydable ou peu oxydable.

D'autres aspects, buts et avantages de l'invention apparaîtront à la lecture de la description détaillée qui suit. L'invention sera aussi mieux

comprise en référence à cette description, considérée conjointement avec les dessins annexés dans lesquels :

- les figures 1A à 1F représentent l'évolution d'un substrat (vu en coupe) au cours de son traitement par un premier mode de mise en œuvre du procédé selon l'invention ;

- la figure 2 est un diagramme représentant les densités d'atomes implantés et de défauts générés par l'implantation dans un substrat préparé par l'une des variantes du procédé SMART-CUT[®], en fonction de la distance par rapport à la surface bombardée au cours de l'implantation ;

- la figure 3 représente un organigramme du procédé illustré par la figure 1 ;

- la figure 4 est une représentation schématique en coupe d'un substrat 1 ayant subi une étape d'oxydation dans le cadre du procédé illustré par la figure 3 ;

- la figure 5 est une représentation schématique de l'évolution d'un substrat (vu en perspective) au cours de la deuxième étape d'oxydation sacrificielle du procédé illustré par la figure 3 ;

- la figure 6 représente l'organigramme d'un deuxième mode de mise en œuvre du procédé selon l'invention ;

- la figure 7 est une représentation schématique de la réalisation d'une structure capacitive sur un substrat (vu en coupe), ayant subi ou non la deuxième étape d'oxydation sacrificielle, conformément au procédé illustré par la figure 6 ;

- la figure 8 représente schématiquement l'évolution d'un substrat, vu en coupe, au cours de son traitement par la technique dite SECCO ;

- la figure 9 est un diagramme représentant la densité superficielle de défauts révélés par la technique illustrée à la figure 8, en fonction de l'épaisseur de la couche restant après la première étape de cette technique ; et

- la figure 10 est une représentation schématique de l'évolution du bord d'un substrat au cours de la deuxième étape d'oxydation sacrificielle du procédé décrit par la figure 6.

La présente invention est décrite de manière détaillée ci-dessous dans le cadre particulier mais non limitatif d'un procédé de fabrication de substrats, appelé procédé « SMART-CUT[®] ».

Une manière particulière de mettre en œuvre le procédé SMART-CUT[®] est décrit par exemple dans le document FR 2 681 472.

Il s'agit d'un procédé de fabrication de substrats comportant une couche ou un film mince de semi-conducteur sur une de leurs faces.

Selon l'une de ses variantes, le procédé SMART-CUT[®] comporte :

- une étape d'implantation d'atomes, sous une face d'une plaque de semi-conducteur, dans une zone d'implantation ;
- une étape de mise en contact intime de la face de la plaque soumise à l'implantation, avec un substrat support et ;
- une étape de clivage de la plaque au niveau de la zone d'implantation, pour transférer la partie de la plaque située entre la surface soumise à l'implantation et la zone d'implantation, sur ledit substrat support et former un film mince ou une couche de semi-conducteur sur celui-ci.

Par implantation d'atomes, on entend tout bombardement d'espèces atomiques ou ioniques, susceptible d'introduire ces espèces dans un matériau, avec un maximum de concentration de ces espèces dans ce matériau, ce maximum étant situé à une profondeur déterminée par rapport à la surface bombardée. Les espèces atomiques ou ioniques sont introduites dans le matériau avec une énergie également distribuée autour d'un maximum. L'implantation des espèces atomiques dans le matériau peut être réalisée grâce à un implantateur par faisceau d'ions, un implantateur par immersion dans un plasma, etc. Par clivage, on entend toute fracture du matériau implanté au niveau du maximum de concentration, dans ce matériau, des espèces implantées ou au voisinage de ce maximum. Cette fracture n'intervient pas nécessairement selon un plan cristallographique du matériau implanté.

Dans une application particulière de ce procédé, on réalise une couche de silicium sur isolant, aussi appelée SOI (acronyme de l'expression anglo-saxonne « Silicon on Insulator »).

Plusieurs manières peuvent être envisagées pour réaliser une couche de silicium sur isolant, selon le procédé SMART-CUT[®].

Selon une première manière, on peut par exemple, recouvrir une plaque de silicium sur sa face d'implantation, d'une couche d'oxyde isolant, et utiliser un substrat support, par exemple aussi en silicium, pour le transfert.

Selon une deuxième manière, on peut avoir une couche complètement semi-conductrice que l'on transfère soit sur un substrat support recouvert d'une couche d'isolant, soit sur un substrat support complètement isolant (ex. : quartz).

Selon une troisième manière, on peut avoir un isolant sur la plaque de semi-conducteur, et transférer une couche de cette plaque, soit sur un substrat support recouvert lui aussi d'isolant, soit sur un substrat complètement isolant.

Après clivage et transfert, on obtient dans tous les cas une structure SOI avec une couche transférée sur une face du substrat support, la surface libre de cette couche correspondant à une surface de clivage. Il est alors avantageux d'utiliser le procédé conforme à la présente invention pour réduire la rugosité de cette surface de clivage et la densité de défauts de la couche transférée.

Ces défauts peuvent être révélés par diverses techniques (dites « WRIGHT », « SECCO », « SCHIMMEL », etc., du nom de leur inventeur). Pour la suite nous ne considérerons que les défauts révélés par la technique SECCO.

Plusieurs modes de mise en œuvre du procédé selon l'invention vont être décrits ci-dessous, dans le cadre particulier mais non limitatif du procédé SMART-CUT[®], appliqué à la réalisation d'une structure SOI.

Une telle structure SOI est représentée schématiquement sur la figure 1A. Elle consiste en un substrat 1 qui comporte un support 2, en silicium, une couche d'isolant 4 en oxyde de silicium et une couche mince 6 de silicium sur le support 2.

La couche d'isolant 4 est prise en sandwich entre le support 2 et la couche mince 6. Cette couche d'isolant 4 peut provenir de l'oxydation du

compris que le « voisinage » n'indique pas nécessairement une zone répartie de manière approximativement équivalente de part et d'autre de la profondeur située à la distance R_p . La fracture peut s'effectuer globalement plutôt dans la partie située entre la face implantée 10 et la surface située à la profondeur R_p de cette face implantée 10. Mais elle peut également s'effectuer globalement plutôt dans la partie située au delà de la surface située à la profondeur R_p de la face implantée 10, par rapport à cette face implantée 10. Comme illustré par la figure 1A, après clivage et transfert, la face implantée 10 se trouve enterrée et la surface de clivage 8 est libre. Les défauts d'implantation et clivage 21 se trouvent donc dans la zone de défauts 12 située au voisinage de cette surface de clivage 8.

Selon un premier mode de mise en œuvre du procédé conforme à la présente invention, celui-ci comprend les étapes représentées sur l'organigramme de la figure 3. Ce procédé comprend une première étape d'oxydation sacrificielle 100, suivie d'une étape de polissage 200, elle-même suivie d'une deuxième étape d'oxydation sacrificielle 300. Chaque étape d'oxydation sacrificielle 100, 300 se décompose en une étape d'oxydation 110, 310 suivie d'une étape de désoxydation 120, 320.

Chaque étape d'oxydation 110, 310 est préférentiellement réalisée à une température comprise entre 700°C et 1100°C. L'oxydation 110, 310 peut être réalisée par voie sèche ou par voie humide. Par voie sèche, l'oxydation 110, 310 est par exemple menée en chauffant le substrat sous oxygène gazeux. Par voie humide, l'oxydation 310, 320 est menée en chauffant le substrat 1 dans une atmosphère chargée en vapeur d'eau. Par voie sèche ou par voie humide, l'atmosphère d'oxydation peut également être chargée en acide chlorhydrique, selon les méthodes classiques connues de l'homme du métier.

La voie humide est préférée car elle introduit, dans la structure cristalline, moins de défauts de type fautes d'empilement, défauts « HF » (on appelle défaut « HF », un défaut dont la présence est révélée par une auréole de décoration dans l'oxyde enterré de la structure SOI, après traitement de cette structure dans un bain d'acide fluorhydrique), etc.

Chaque étape de désoxydation 120, 320 est préférentiellement réalisée en solution. Cette solution est par exemple une solution d'acide fluorhydrique à 10 ou 20%. Pour enlever mille à quelques milliers d'Angströms d'oxyde, le substrat 1 est plongé dans une telle solution pendant quelques minutes.

Le substrat 1 subit alors l'étape de polissage 200. Ce polissage 200 est réalisé par voie mécano-chimique, selon les techniques connues de l'homme du métier.

Après le polissage 200, le substrat 1 est soumis à la deuxième oxydation sacrificielle 300. Celle-ci est analogue à la première oxydation sacrificielle 100. Le polissage 200 contribue, avec chaque étape d'oxydation sacrificielle 100, 300, à retirer de la matière, et en particulier de la matière comprenant des défauts.

L'évolution du substrat 1 au cours de ce procédé est représentée schématiquement sur les figures 1A à 1F.

Après la première étape d'oxydation 110, décrite plus haut, une couche d'oxyde 14 est formée au voisinage de la surface de clivage 8 (fig. 1B). Cette couche d'oxyde 14 est représentée schématiquement de manière plus détaillée sur la figure 4. Cette couche d'oxyde 14 d'une épaisseur E_0 est d'un volume plus important que celui correspondant au silicium oxydé. Le « fantôme » de la position de la surface de clivage 8 est représenté sur la figure 4 par des traits pointillés. On remarque que la somme de l'épaisseur E_1 de la couche mince 6 de silicium restant entre la couche d'isolant 4 et la couche d'oxyde 14, et de l'épaisseur E_0 de ladite couche d'oxyde 14, est supérieure à l'épaisseur E_2 de la couche mince 6 de silicium avant oxydation.

Après la première étape d'oxydation 110, le substrat 1 subit une étape de désoxydation 120 visant à ôter la couche d'oxyde 14.

A l'issue de la première oxydation sacrificielle 100, la zone de défauts 12 est en grande partie, mais généralement pas totalement, éliminée. De plus, la rugosité initiale de la surface de clivage 8, quoique réduite par cette première oxydation sacrificielle 100, demeure encore trop importante (Fig.1C).

Le substrat 1 est donc soumis à l'étape de polissage 200.

Comme représenté schématiquement sur la figure 1D, le polissage 200 permet de réduire encore la rugosité de la surface libre de la couche mince 6. A l'issue de cette étape de polissage 200, la rugosité est très
5 faible. Mesurée au microscope à force atomique, cette rugosité est de l'ordre de 1Å rms (rms est l'acronyme de l'expression anglo-saxonne. « root mean square » qui désigne une valeur quadratique moyenne).

Cependant, un polissage mécano-chimique engendre des défauts d'écrouissage 15 sur une certaine profondeur de matériau, sous la surface polie 17.

L'écrouissage est dépendant de paramètres évolutifs, telle que la pression du tampon de polissage sur le substrat 1, l'usure de ce tampon, etc. Les défauts d'écrouissage 15 sont visibles en surface en microscopie (microscopie à force atomique par exemple) sous forme de rayures qui sont
15 en fait constituées par des alignements de défauts cristallins, révélables par la méthode de révélation de type SECCO. Mais en plus de ces défauts d'écrouissage 15 générés par le polissage, il reste encore essentiellement des défauts d'implantation et clivage 21. L'ensemble de ces défauts est schématiquement illustré par la figure 5. Les défauts d'écrouissage 15
20 générés par le polissage sont représentés par des traits en pointillés et les défauts d'implantation et clivage 21, restant après la première oxydation sacrificielle 100 et le polissage 200, sont représentés par des triangles.

Le substrat 1 est alors soumis à une deuxième oxydation sacrificielle 300 visant à retirer la matière comprenant les défauts 15 générés sous
25 l'effet du polissage 200, ainsi que les défauts d'implantation et clivage 21 restants, de la couche mince 6 après clivage (fig.1D et 1F).

Cette deuxième oxydation sacrificielle 300 est analogue à la première. Mais partant d'une surface polie, la surface libre de la couche mince 6, après l'étape de désoxydation 320 (fig.1F), présente une rugosité
30 satisfaisante.

On obtient, à l'issue de ce premier mode de mise en œuvre du procédé conforme à la présente invention, un substrat 1 avec une structure

SOI dans laquelle la concentration de défauts de la couche mince 6 a été considérablement réduite.

Selon un deuxième mode de mise en œuvre du procédé selon l'invention, illustré par la figure 6, chaque oxydation sacrificielle comporte
5 une étape de recuit (130, 330) du substrat 1.

Comme pour le premier mode de mise en œuvre du procédé selon l'invention, ce deuxième mode de mise en œuvre est décrit ci-dessous en association avec le procédé SMART-CUT® appliqué à la fabrication de structures SOI.

10 On désigne par recuit toute opération thermique destinée à améliorer les qualités du matériau de la couche utile 6. Ce recuit 130, 330 peut être un traitement thermique effectué à température constante ou à température variable. Dans ce dernier cas, le recuit 130, 330 peut être réalisé par
15 exemple avec une augmentation progressive de la température entre deux valeurs, ou avec une oscillation cyclique entre deux températures, etc.

Préférentiellement, le recuit 130, 330 est effectué au moins en partie à une température supérieure à 1000°C et plus particulièrement vers 1100-1200°C.

Préférentiellement, le recuit 130, 330 est réalisé sous atmosphère
20 non oxydante. Cette atmosphère peut comprendre de l'argon, de l'azote, de l'hydrogène, etc., ou encore un mélange de ces gaz. Le recuit 130, 330 peut également être réalisé sous vide. Aussi, préférentiellement, pour protéger le reste de la couche mince 6 pendant le recuit 130, 330 et éviter le phénomène de piquage décrit plus haut, l'étape d'oxydation 110, 310 de
25 chaque oxydation sacrificielle 100, 300 est réalisée avant l'étape de recuit 130, 330. Selon une variante avantageuse du procédé selon l'invention, l'oxydation débute avec le début de la montée en température du recuit 130, 330, et se termine avant la fin de ce dernier.

L'étape de recuit 130, 330 du substrat 1 permet de guérir la couche
30 mince 6 des défauts engendrés au cours des étapes précédentes du procédé de fabrication et préparation de ce substrat 1. Plus particulièrement, l'étape de recuit 130, 330 peut être effectuée pendant une durée et à une température, telles qu'on réalise, par celui-ci, une guérison

de défauts cristallins, tels que des fautes d'empilement, des défauts HF, etc., engendrés dans la couche mince 6, au cours de l'étape de formation de chaque couche d'oxyde 14.

Chaque étape de recuit 130, 330 présente en outre l'avantage de
5 renforcer l'interface de collage entre la couche mince 6 transférée au cours du procédé SMART-CUT[®], et son support 2.

La densité de défauts restant dans la couche mince 6 est là encore considérablement diminuée après le traitement du substrat 1 par la variante du procédé selon l'invention, illustrée par la figure 6.

10 Des mesures électriques ont été réalisées pour comparer en particulier l'amélioration des propriétés électriques apportée par la deuxième oxydation sacrificielle 300. A cette fin et comme représenté schématiquement sur la figure 7, des structures capacitives ont été réalisées sur la surface libre de la couche mince 6, de substrats 1 ayant
15 subis ou non la deuxième oxydation sacrificielle 300.

Dans les deux cas, la structure capacitive simule un oxyde de grille. Elle est constituée d'une couche d'oxyde isolante 11 formée sur la surface libre de la couche mince 6 et d'une électrode 13 déposée sur cette couche d'oxyde isolante 11.

20 On compare alors la tension de claquage mesurée sur ces structures capacitives à celle mesurée sur des structures capacitives réalisées sur un matériau « sans défaut », c'est à dire n'ayant subi ni implantation, ni clivage. On constate alors que les structures capacitives réalisées sur les structures SOI n'ayant pas subi de deuxième oxydation sacrificielle 300 ou ayant subi
25 une deuxième oxydation sacrificielle 300 formant et retirant 50 nm d'oxyde, présentent une fréquence de défaillance (claquage) plus élevée que des structures capacitives réalisées sur un matériau « sans défaut » ; alors que les structures capacitives réalisées sur les structures SOI ayant subi une deuxième oxydation sacrificielle 300 formant et retirant 200 nm d'oxyde,
30 présentent une fréquence de défaillance (claquage) comparable à celle des structures capacitives réalisées sur un matériau « sans défaut ». La notion de fréquence de défaillance recouvre le fait que l'on observe de manière imprévisible, lors des tests des structures capacitives décrites ci-dessus, un

claquage, dans les mêmes conditions que celles classiques d'utilisation, avec une certaine fréquence. Autrement dit, on n'a pratiquement pas plus de structures capacitives défaillantes réalisées sur un matériau ayant subi une deuxième oxydation sacrificielle 300 formant et retirant 200 nm d'oxyde
5 que de structures capacitives défaillantes réalisées sur un matériau « sans défaut ».

Ceci montre que la couche mince 6 après avoir subi le procédé selon l'invention, avec une deuxième oxydation sacrificielle 300 comprenant un recuit 330, retirant une épaisseur suffisante de matériau, ne présente
10 pratiquement plus de défauts.

La concentration de défauts peut être déterminée en les révélant grâce à une solution de type SECCO dont la composition est connue par l'homme du métier. Ainsi, partant d'un substrat 1 SOI constitué de 2000 Å de silicium sur 4000 Å d'oxyde de silicium, une technique standard de
15 révélation des défauts grâce à une solution de type SECCO est illustrée sur la figure 8. Elle comprend :

- une étape A consistant à immerger le substrat 1, pendant 12 à 23 secondes, dans une solution de type SECCO, pour graver 1100 à 1900 Å de silicium de la couche mince 6 et graver sélectivement plus rapidement
20 cette couche mince 6 au niveau des défauts cristallins du matériau (comprenant entre autres ceux générés par le polissage 200), jusqu'à ce que des trous 19 correspondant aux emplacements de ces défauts débouchent sur la couche d'isolant 4 ;

- une étape B consistant à immerger le substrat 1 dans une solution
25 d'acide fluorhydrique pour graver, en les élargissant dans la couche d'isolant 4, les trous 19 réalisés à l'étape précédente ;

- une étape C consistant à immerger à nouveau le substrat 1 dans une solution de type SECCO pour ôter le reste de la couche mince 6 et propager les trous 19 dans le support 2 ; et

- une étape D consistant à immerger à nouveau le substrat 1 dans
30 une solution d'acide fluorhydrique pour supprimer totalement la couche d'isolant 4.

Les trous 19, restants dans le support 2 sont d'une dimension suffisante pour pouvoir être comptés sous microscope.

Notons que l'épaisseur de couche mince 6 restant après l'étape A doit être particulièrement bien contrôlée car la détermination de la densité de défauts par la technique décrite ci-dessus y est très sensible.

La figure 9 représente des comptages de trous 19 ainsi révélés en fonction de l'épaisseur de couche mince 6 restant après l'étape A sur des substrats 1 ayant subi ou non une deuxième oxydation sacrificielle 300 accompagnée d'un recuit 330 conformément au procédé selon l'invention.

Plus précisément, comme chaque point correspond à une densité de défauts déterminée sous microscope, pour une épaisseur de couche mince 6 restant après l'étape A, il faut comprendre que plus l'épaisseur de cette couche mince 6 restante diminue, plus on révèle de défauts. Donc pour une concentration en volume, de défauts, qui serait constante sur toute l'épaisseur de la couche mince 6, la courbe correspondante devrait être décroissante vers les grandes épaisseurs de couche mince 6 restant après l'étape A.

La courbe supérieure correspond à des mesures réalisées sur un substrat 1 avec 3 650 Å de couche mince 6 transférée, ayant subi une oxydation sacrificielle avec recuit (ôtant 650 Å de couche mince 6), suivie d'un polissage (ôtant 950 Å de couche mince 6) pour aboutir à une couche mince 6 de 2050 Å, avant traitement par la technique SECCO exposée ci-dessus. On constate sur cette courbe une forte remontée vers les faibles épaisseurs de couche mince 6 restant après l'étape A. Elle est représentative des défauts de surface induits par le polissage 200.

La courbe inférieure correspond à des mesures réalisées sur un substrat 1 avec 4 300 Å de couche mince 6 transférée ayant subi, avant traitement par la technique SECCO exposée ci-dessus, le procédé selon l'invention, comprenant une première oxydation sacrificielle 100 avec recuit (ôtant 650 Å de couche mince 6), suivie d'un polissage 200 (ôtant 950 Å de couche mince 6) et d'une deuxième oxydation sacrificielle avec recuit 300 (ôtant 650 Å de couche mince 6), pour aboutir également à une couche mince 6 de 2050 Å. On constate que la forte remontée vers les faibles

épaisseurs de couche mince 6 restant après l'étape A figurant sur la courbe supérieure, a disparu. Il n'y a donc pratiquement plus de défauts 15 induits par le polissage 200 dans la couche utile 6 après que le substrat 1 ait subi le procédé selon l'invention. On remarque également que le niveau de base de la courbe inférieure se situe environ un ordre de grandeur au-dessous du niveau de base de la courbe supérieure. Ceci peut être attribué au fait que l'on a mieux éliminé, grâce au procédé conforme à la présente invention, les défauts résiduels provenant de l'implantation et du clivage.

La densité surfacique de défauts SECCO mesurée sur le substrat 1 10 ayant subi le procédé selon l'invention, est inférieure à 5.10^2cm^{-2} sur toute la gamme d'épaisseur de couche mince 6 restante.

Donc, dans le cas de la réalisation d'un substrat 1 SOI par le procédé SMART-CUT[®], on ôtera, avantageusement, grâce à la deuxième oxydation sacrificielle 300, une couche de silicium comportant des défauts générés 15 par le polissage 200 comprenant une concentration de défauts correspondant à des densités surfaciques de défauts SECCO supérieures à 5.10^2cm^{-2} , lorsque la couche mince 6 est issue d'un substrat avec, par exemple, une couche mince de silicium à faible densité de défaut.

On obtiendrait des résultats analogues avec, par exemple une 20 couche mince de silicium épitaxié, de silicium recuit sous hydrogène, ou de silicium dit « low COPs », c'est à dire à faible densité de défauts « COPs » (de l'acronyme de l'expression anglosaxonne « Crystal Originated Particles), ou encore de silicium FZ ou CZ à faible taux de défauts « COPs ».

25 De manière surprenante, il a été constaté en outre, que le deuxième mode de mise en œuvre du procédé selon l'invention décrit ci-dessus, permet d'éliminer le phénomène dit des « tombées de bord » de l'oxyde enterré formant l'isolant 4 et de la couche mince 6. Ce phénomène des tombées de bord se manifeste avec des substrats 1 SOI préparés avec les 30 procédés de type SMART-CUT[®], de l'art antérieur, ne comportant pas de deuxième oxydation sacrificielle 300, par le détachement de débris et particules, provenant de l'oxyde enterré et de la couche mince 6. En effet, comme illustré schématiquement sur la figure 10A, la couche d'oxyde

enterré formant l'isolant 4 et la couche mince 6 présentent, après la première oxydation sacrificielle 100, à proximité du bord du substrat 1, un aspect biseauté. La pointe de chacune de ces couches 4, 6, et plus particulièrement celle de la couche mince 6 transférée, est susceptible de se séparer du substrat 1, au cours des différentes étapes technologiques de fabrication de composants électroniques ou optoélectroniques sur ces substrats 1.

Mais comme illustré sur la figure 10B, après la deuxième oxydation sacrificielle 300 de l'oxyde se forme en particulier sur la pointe de la couche mince 6, en continuité avec la couche d'oxyde enterré formant l'isolant 4. Ceci permet essentiellement d'éviter la présence d'une pointe au bord de la couche mince 6, fragile et aisément détachable de l'oxyde enterré formant l'isolant 4 sous-jacent.

Les premier et deuxième modes de mise en œuvre du procédé selon l'invention décrits ci-dessus, concernent des applications visant à améliorer la qualité de couches minces 6 de silicium sur isolant, obtenues par le procédé « SMART-CUT® ». On a décrit plus particulièrement le deuxième mode de mise en œuvre du procédé selon l'invention dans le cadre de son application à une structure SOI constituée d'une couche mince 6 d'environ 2000 Å de silicium, sur une couche d'isolant 4 de 4000 Å d'oxyde de silicium. Pour obtenir une couche mince 6 de cette épaisseur, il faut implanter des atomes d'hydrogène avec une énergie comprise entre 70 et 100 keV. Pour obtenir des couches 6 plus épaisses, il faudra implanter ces atomes plus profondément, c'est à dire avec une énergie plus élevée. Cependant, plus les atomes sont implantés profondément, plus la distribution de la concentration de ces atomes dans la couche 6 sera étalée et plus la concentration de défauts liés à l'implantation le sera aussi. L'épaisseur de matériau comprenant des défauts, à retirer par le procédé conforme à la présente invention sera alors plus importante. Les épaisseurs citées ci-dessus ne sont donc en rien limitatives.

On comprendra également que le procédé selon l'invention peut être mis en œuvre dans le cadre d'autres applications. D'une manière générale, le procédé selon l'invention est utile chaque fois que l'on souhaite éliminer

une couche superficielle en conservant la qualité du matériau sous-jacent. Comme mentionné plus haut, dans le mode de mise en œuvre du procédé comprenant une étape de recuit 130, 330, le recuit peut avoir un effet de guérison qui peut même permettre d'améliorer la qualité de ce matériau

5 sous-jacent.

Le procédé selon l'invention a été décrit ci-dessus en prenant pour exemple illustratif, le cas du silicium, mais il doit être compris que ce qui a été exposé ci-dessus est tout à fait transposable pour d'autres matériaux, et en particulier d'autres matériaux semi-conducteurs, que le silicium.

10 Il a été décrit ci-dessus un exemple de mode de mise en œuvre du procédé selon l'invention, dans lequel chaque oxydation sacrificielle comporte une étape de recuit du substrat. Mais il doit être compris que l'on ne sortira pas du cadre de l'invention si seulement l'une des oxydations sacrificielles comporte une étape de recuit. Ainsi, selon d'autres exemples

15 de mise en œuvre du procédé selon l'invention seulement la première ou la deuxième oxydation sacrificielle comporte une étape de recuit, analogue à celle décrite ci-dessus.

REVENDEICATIONS

5

1. Procédé de traitement de substrats (1) pour la micro-électronique ou l'opto-électronique, comportant une couche utile (6) au moins en partie composée d'un matériau oxydable, sur au moins une de leurs faces, ce procédé comprenant :

10 - une première étape d'oxydation sacrificielle (100) pour retirer du matériau constitutif de la couche utile (6), sur une certaine épaisseur en surface de chaque substrat (1),

 - une étape de polissage (200) de la face ayant subi la première étape d'oxydation sacrificielle (100), et

15 - une deuxième étape d'oxydation sacrificielle (300) pour retirer encore du matériau constitutif de la couche utile (6), sur la face polie (17).

2. Procédé selon la revendication 1 caractérisé par le fait que la première étape d'oxydation sacrificielle (100) comprend une étape d'oxydation (110) du matériau oxydable, sur au moins une partie de
20 l'épaisseur de ce matériau comportant des défauts, et une étape de désoxydation (120) du matériau ainsi oxydé.

3. Procédé selon l'une des revendications précédentes caractérisé par le fait que la deuxième étape d'oxydation sacrificielle (300) comprend une étape d'oxydation (310) du matériau oxydable, sur une certaine
25 épaisseur de matériau dans lequel l'étape de polissage (200) a introduit des défauts, et une étape de désoxydation (320) du matériau ainsi oxydé.

4. Procédé selon l'une des revendications 2 et 3, caractérisé par le fait qu'au moins une étape d'oxydation sacrificielle (100, 300) comporte en outre une étape de recuit (130, 330) du substrat (1).

30 5. Procédé selon la revendication 4, caractérisé par le fait que chaque étape d'oxydation (110, 310) de chaque étape d'oxydation sacrificielle (100, 300) est apte à former, avant la fin de l'étape de recuit (130, 330), une couche d'oxyde (14) protégeant le reste du substrat (1).

6. Procédé selon l'une des revendications précédentes, caractérisé par le fait que l'on ôte, grâce à la deuxième étape d'oxydation sacrificielle (300), une couche de matériau sur une épaisseur supérieure à 100 Å et préférentiellement comprise entre 400 Å et 1000 Å.

5 7. Procédé selon l'une des revendications précédentes, caractérisé par le fait qu'il comprend une étape d'implantation d'atomes, sous une face d'une plaque de semi-conducteur, dans une zone d'implantation, une étape de mise en contact intime de la face de la plaque, soumise à l'implantation, avec un substrat support (2), et une étape de clivage de la plaque, au
10 niveau de la zone d'implantation, pour transférer une partie de la plaque sur le substrat support (2) et former un film mince ou une couche de semi-conducteur sur celui-ci, le film mince ou cette couche subissant ensuite les première et deuxième étapes d'oxydation sacrificielle (100, 300) et l'étape de polissage (200).

15 8. Procédé selon l'une des revendications précédentes, caractérisé par le fait que la couche utile (6) est en silicium.

 9. Procédé selon la revendication 8, caractérisé par le fait que l'on ôte, grâce à la deuxième étape d'oxydation sacrificielle (300), une couche de silicium comprenant une concentration de défauts correspondant à des
20 densités surfaciques de défauts SECCO supérieures à 5.10^2 cm^{-2} .

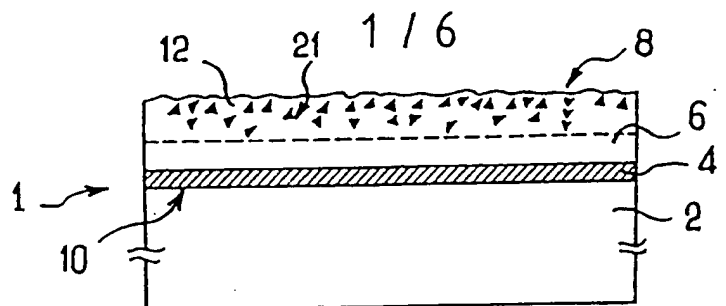


FIG. 1A

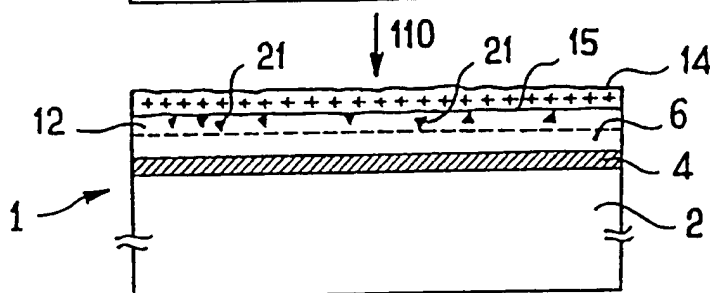


FIG. 1B

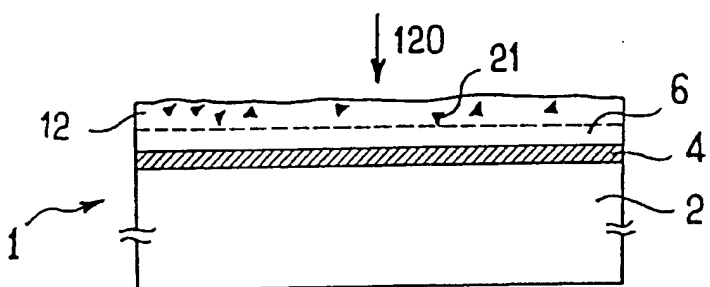


FIG. 1C

FIG. 1

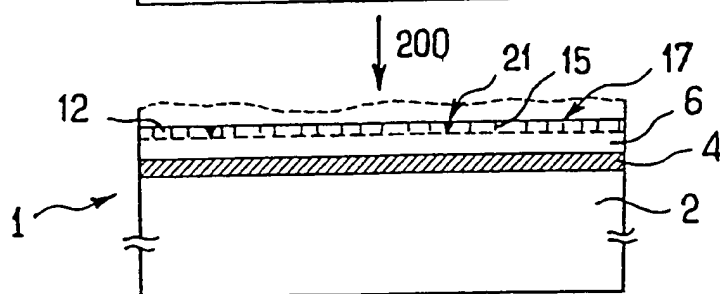


FIG. 1D

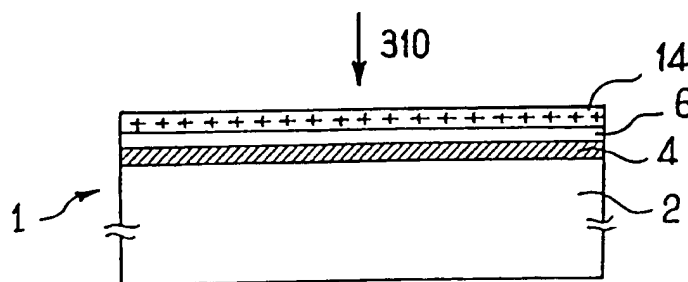


FIG. 1E

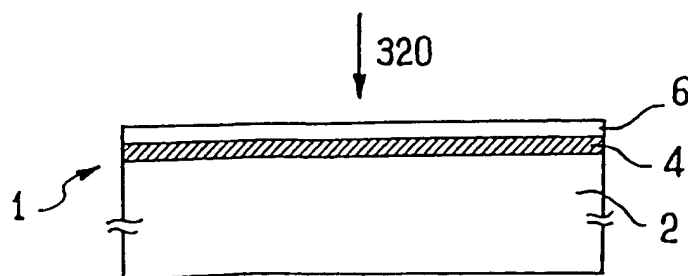
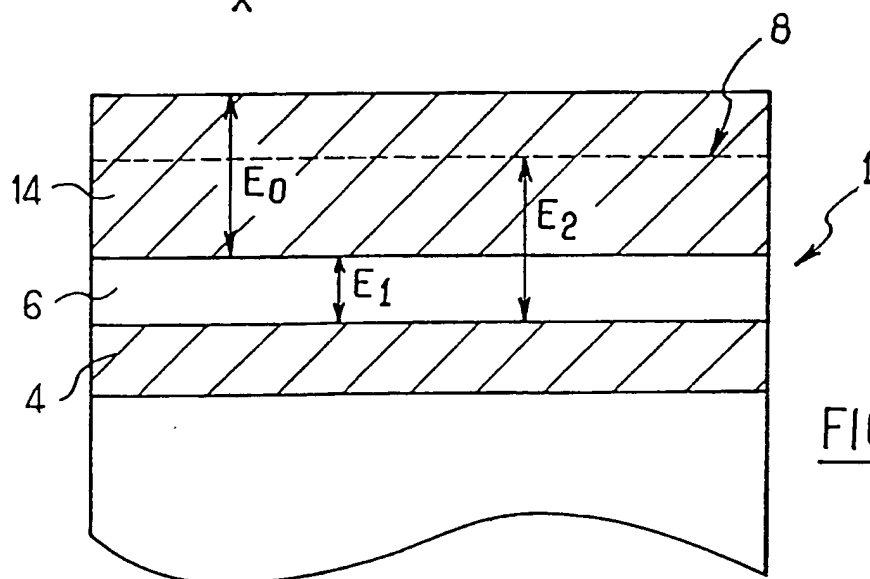
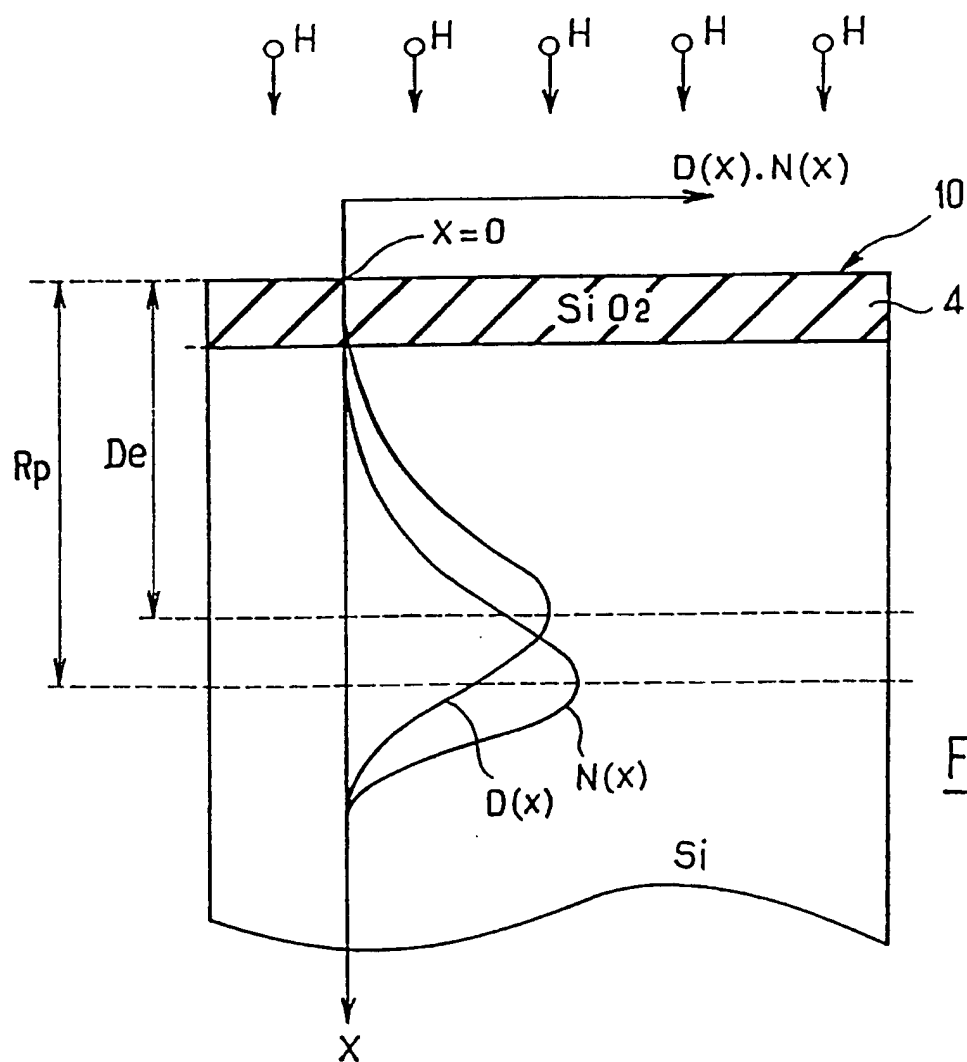
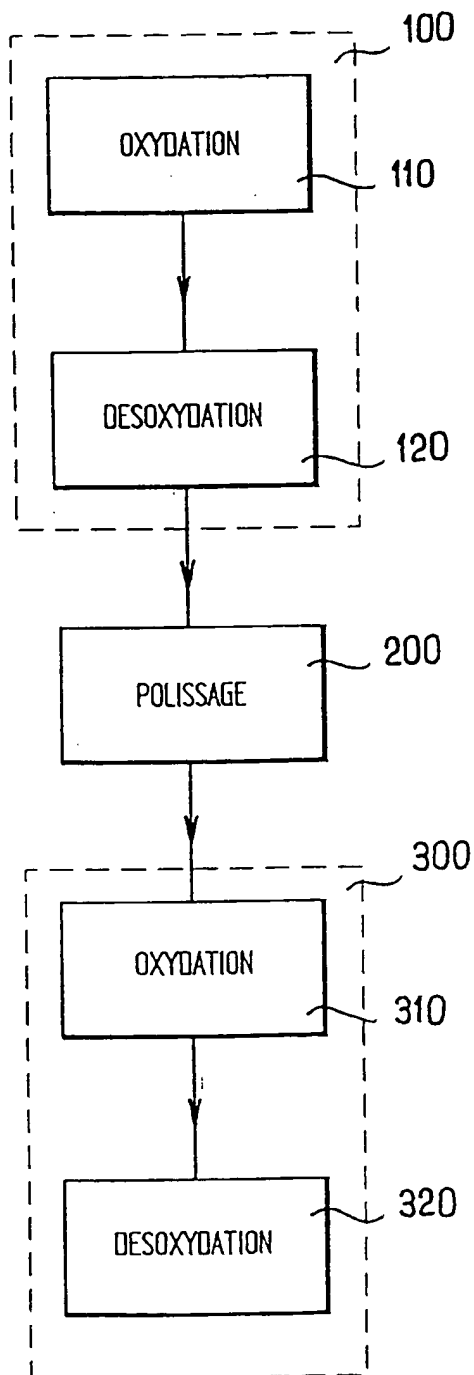
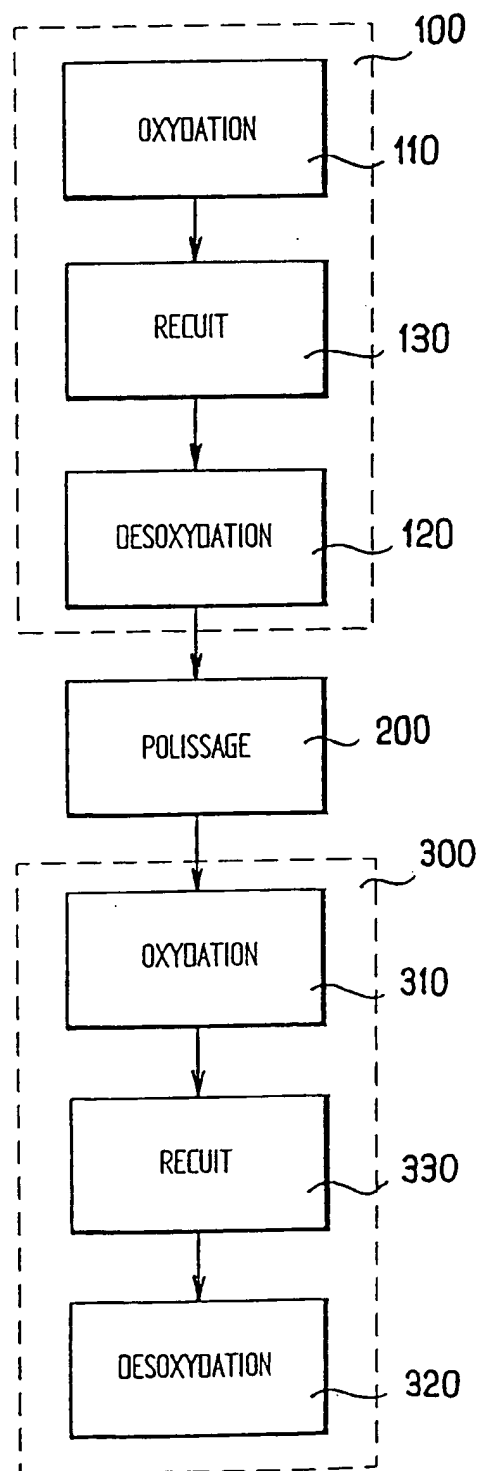


FIG. 1F

2 / 6



3 / 6

FIG. 3FIG. 6

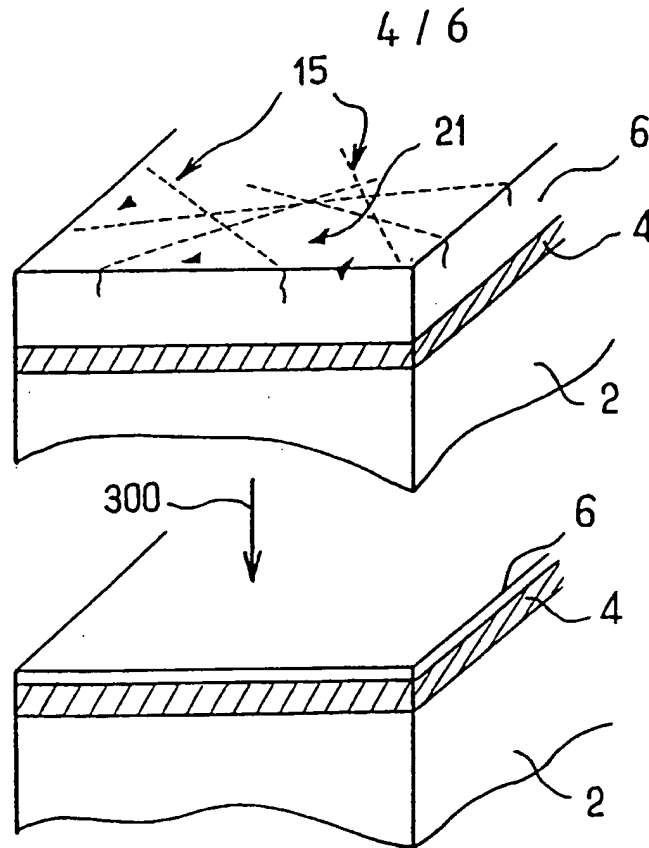
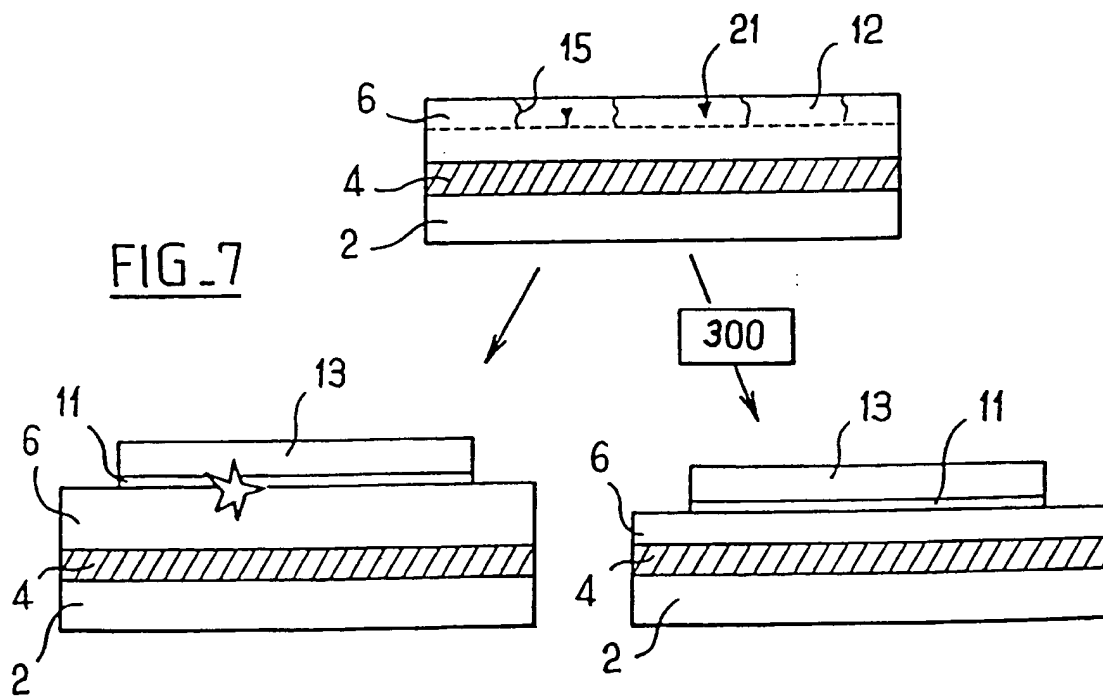


FIG. 5



5 / 6

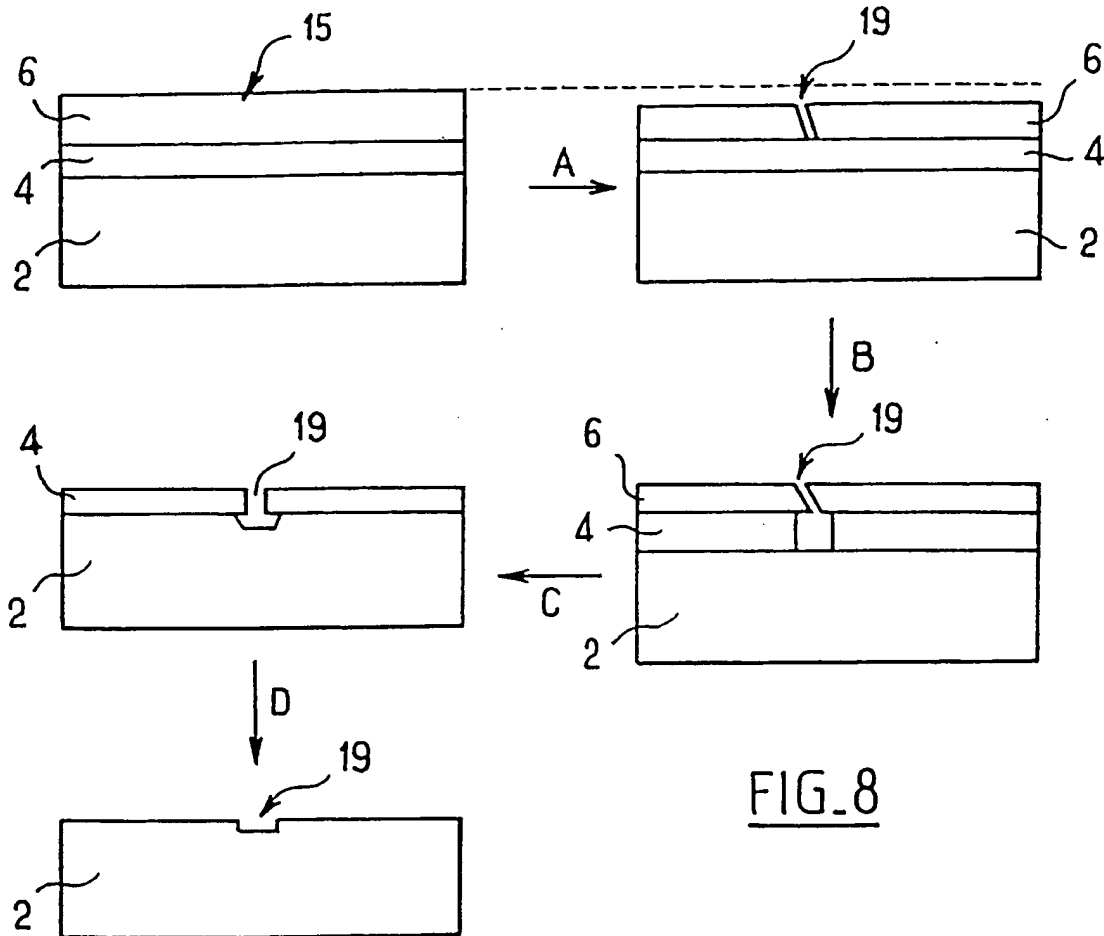


FIG. 8

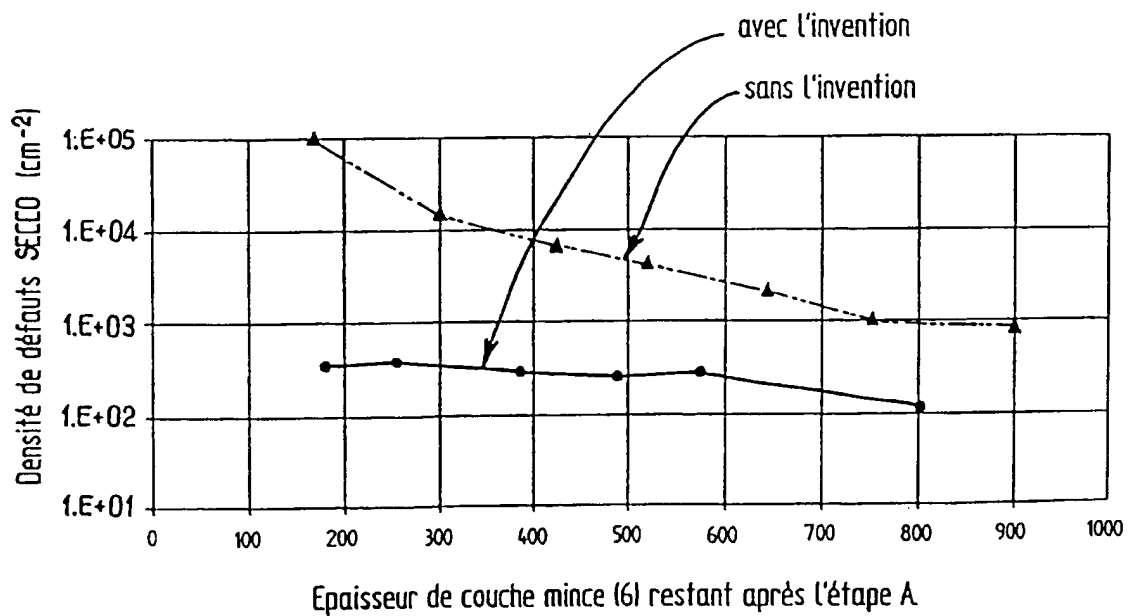


FIG. 9

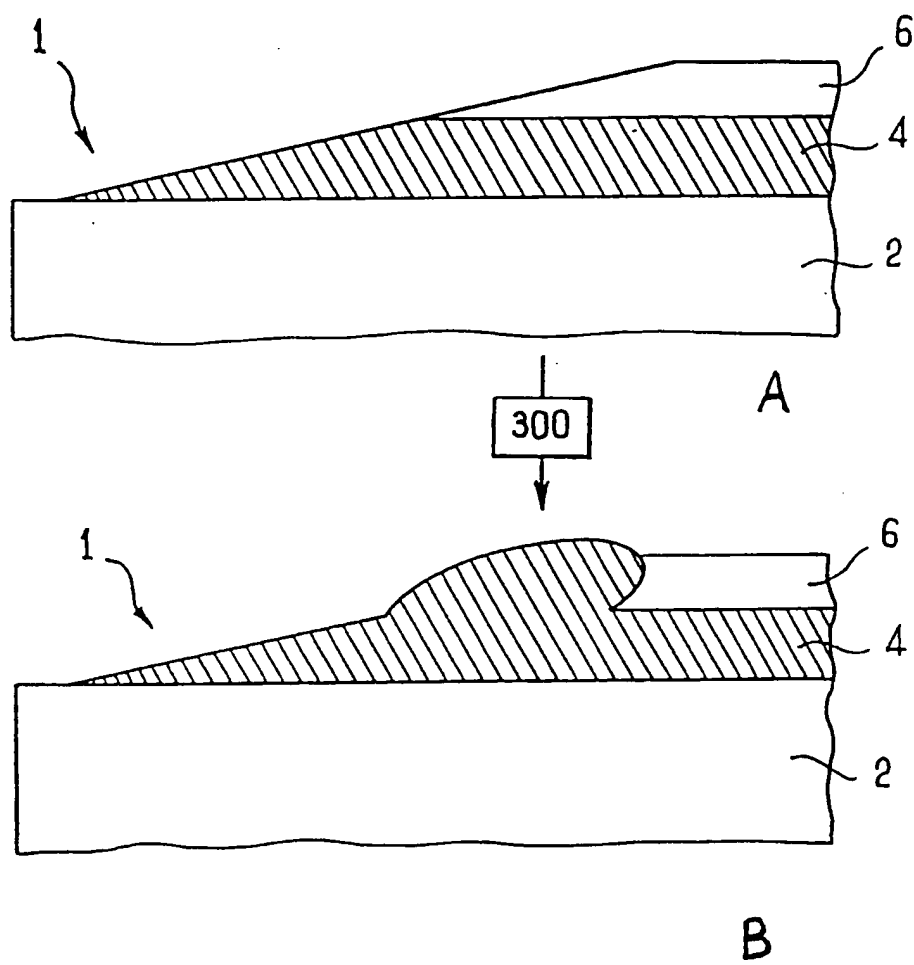


FIG. 10

INTERNATIONAL SEARCH REPORT

International Application No

PCT/FR 00/02331

A. CLASSIFICATION OF SUBJECT MATTER

IPC 7 H01L21/762 H01L21/306

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC 7 H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

EPO-Internal, PAJ, WPI Data, IBM-TDB, INSPEC

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	EP 0 933 810 A (CANON KK) 4 August 1999 (1999-08-04) the whole document ---	1
A	EP 0 460 437 A (FUJITSU LTD) 11 December 1991 (1991-12-11) the whole document ---	
A	US 4 732 648 A (FRONIUS HANS ET AL) 22 March 1988 (1988-03-22) the whole document --- -/--	

☒ Further documents are listed in the continuation of box C.

☒ Patent family members are listed in annex.

* Special categories of cited documents :

A document defining the general state of the art which is not considered to be of particular relevance

E earlier document but published on or after the international filing date

L document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

O document referring to an oral disclosure, use, exhibition or other means

P document published prior to the international filing date but later than the priority date claimed

T later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

X document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

Y document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.

Z document member of the same patent family

Date of the actual completion of the international search

11 October 2000

Date of mailing of the international search report

20/10/2000

Name and mailing address of the ISA

European Patent Office, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,
Fax: (+31-70) 340-3016

Authorized officer

Königstein, C

INTERNATIONAL SEARCH REPORT

International Application No

PCT/FR 00/02331

C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
P, X	<p> DATABASE WPI Section Ch, Week 200015 Derwent Publications Ltd., London, GB; Class L03, AN 2000-166643 XP002149775 & JP 2000 022159 A (SANYO ELECTRIC CO LTD) , 21 January 2000 (2000-01-21) abstract ----- </p>	1

INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No

PCT/FR 00/02331

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
EP 0933810 A	04-08-1999	AU 1426799 A CN 1234601 A JP 11288858 A	19-08-1999 10-11-1999 19-10-1999
EP 0460437 A	11-12-1991	DE 69127582 D DE 69127582 T JP 4226031 A KR 9503227 B US 5227339 A	16-10-1997 26-03-1998 14-08-1992 06-04-1995 13-07-1993
US 4732648 A	22-03-1988	DE 3677735 D EP 0226931 A JP 62247519 A	04-04-1991 01-07-1987 28-10-1987
JP 2000022159 A	21-01-2000	NONE	

RAPPORT DE RECHERCHE INTERNATIONALE

Demande internationale No

PCT/FR 00/02331

A. CLASSEMENT DE L'OBJET DE LA DEMANDE
CIB 7 H01L21/762 H01L21/306

Selon la classification internationale des brevets (CIB) ou à la fois selon la classification nationale et la CIB

B. DOMAINES SUR LESQUELS LA RECHERCHE A PORTE

Documentation minimale consultée (système de classification suivi des symboles de classement)

CIB 7 H01L

Documentation consultée autre que la documentation minimale dans la mesure où ces documents relèvent des domaines sur lesquels a porté la recherche

Base de données électronique consultée au cours de la recherche internationale (nom de la base de données, et si réalisable, termes de recherche utilisés)

EPO-Internal, PAJ, WPI Data, IBM-TDB, INSPEC

C. DOCUMENTS CONSIDERES COMME PERTINENTS

Catégorie *	Identification des documents cités, avec, le cas échéant, l'indication des passages pertinents	no. des revendications visées
A	EP 0 933 810 A (CANON KK) 4 août 1999 (1999-08-04) le document en entier ---	1
A	EP 0 460 437 A (FUJITSU LTD) 11 décembre 1991 (1991-12-11) le document en entier ---	
A	US 4 732 648 A (FRONIUS HANS ET AL) 22 mars 1988 (1988-03-22) le document en entier ---	
	-/--	

☒ Voir la suite du cadre C pour la fin de la liste des documents

☒ Les documents de familles de brevets sont indiqués en annexe

* Catégories spéciales de documents cités:

- *A* document définissant l'état général de la technique, non considéré comme particulièrement pertinent
- *E* document antérieur, mais publié à la date de dépôt international ou après cette date
- *L* document pouvant jeter un doute sur une revendication de priorité ou cité pour déterminer la date de publication d'une autre citation ou pour une raison spéciale (telle qu'indiquée)
- *O* document se référant à une divulgation orale, à un usage, à une exposition ou tous autres moyens
- *P* document publié avant la date de dépôt international, mais postérieurement à la date de priorité revendiquée

- *T* document ultérieur publié après la date de dépôt international ou la date de priorité et n'appartenant pas à l'état de la technique pertinent, mais cité pour comprendre le principe ou la théorie constituant la base de l'invention
- *X* document particulièrement pertinent; l'invention revendiquée ne peut être considérée comme nouvelle ou comme impliquant une activité inventive par rapport au document considéré isolément
- *Y* document particulièrement pertinent; l'invention revendiquée ne peut être considérée comme impliquant une activité inventive lorsque le document est associé à un ou plusieurs autres documents de même nature, cette combinaison étant évidente pour une personne du métier
- *G* document qui fait partie de la même famille de brevets

Date à laquelle la recherche internationale a été effectivement achevée

11 octobre 2000

Date d'expédition du présent rapport de recherche internationale

20/10/2000

Nom et adresse postale de l'administration chargée de la recherche internationale
Office Européen des Brevets, P.B. 5818 Patentaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,
Fax: (+31-70) 340-3016

Fonctionnaire autorisé

Königstein, C

RAPPORT DE RECHERCHE INTERNATIONALE

mande internationale No

PCT/FR 00/02331

C.(suite) DOCUMENTS CONSIDERES COMME PERTINENTS		
Catégorie	Identification des documents cités, avec, le cas échéant, l'indication des passages pertinents	no. des revendications visées
P, X	<p>DATABASE WPI Section Ch, Week 200015 Derwent Publications Ltd., London, GB; Class L03, AN 2000-166643 XP002149775 & JP 2000 022159 A (SANYO ELECTRIC CO LTD) , 21 janvier 2000 (2000-01-21) abrégé</p> <p>-----</p>	1

RAPPORT DE RECHERCHE INTERNATIONALE

Renseignements relatifs aux membres de familles de brevets

Requête internationale No

PCT/FR 00/02331

Document brevet cité au rapport de recherche	Date de publication	Membre(s) de la famille de brevet(s)	Date de publication
EP 0933810 A	04-08-1999	AU 1426799 A CN 1234601 A JP 11288858 A	19-08-1999 10-11-1999 19-10-1999
EP 0460437 A	11-12-1991	DE 69127582 D DE 69127582 T JP 4226031 A KR 9503227 B US 5227339 A	16-10-1997 26-03-1998 14-08-1992 06-04-1995 13-07-1993
US 4732648 A	22-03-1988	DE 3677735 D EP 0226931 A JP 62247519 A	04-04-1991 01-07-1987 28-10-1987
JP 2000022159 A	21-01-2000	AUCUN	

support 2 et/ou de la couche mince 6. Après clivage et transfert de la couche mince 6 sur le support 2, la surface libre de cette couche mince 6 correspond à une surface de clivage 8 qui présente une rugosité que l'on souhaite réduire. De plus, sur une certaine épaisseur, la couche mince 6 présente, à partir de cette surface de clivage 8, une zone de défauts 12. Ces défauts sont des défauts créés au cours de l'étape d'implantation d'atomes et par le clivage (arrachements de matière par exemple). Ces défauts sont représentés, sur la figure 1, sous forme de triangles. Ils seront nommés ci-dessous, défauts d'implantation et clivage 21. La génération de défauts d'implantation et clivage 21 est schématiquement illustrée par le diagramme de la figure 2. Les atomes, par exemple d'hydrogène, implantés avec une certaine énergie se distribuent dans le matériau implanté au voisinage d'une surface située à une certaine profondeur R_p par rapport à la face d'implantation 10. Cette surface correspond au maximum du profil de la concentration $N(x)$ en atomes implantés dans le matériau en fonction de la distance x par rapport à la face implantée 10. La distribution de la concentration $N(x)$ en atomes implantés autour de ce maximum, situé à une distance R_p de la face 10, diminue progressivement en partant de cette surface sur une certaine distance de part et d'autre de celle-ci. Par exemple, pour une implantation d'hydrogène à 300 nm, cette distance est approximativement de 80 nm de part et d'autre de R_p . Mais comme illustré par la figure 2, le maximum de la densité de défauts $D(x)$ en fonction de la profondeur x à partir de la face implantée 10 est situé à une distance D_e , par rapport à cette face implantée 10, inférieure à la distance R_p .

Notons qu'il faudra éventuellement, dans le cadre de l'invention, implanter les atomes avec une plus grande énergie au cours du procédé SMART-CUT®, que dans le cadre de ses mises en œuvre conjointement aux procédés de l'art antérieur, de manière à pouvoir éliminer la quantité de matériau présentant une forte concentration $D(x)$ de défauts, tout en conservant une couche mince 6 finale ayant l'épaisseur voulue.

La fracture s'effectuant au voisinage de la surface située à la distance R_p de la face implantée 10, la majorité des défauts 15, 21 se trouve dans la couche mince 6, transférée sur le support 2. Il doit être